

E-sys 活動報告

Status of electronics system group IPNS

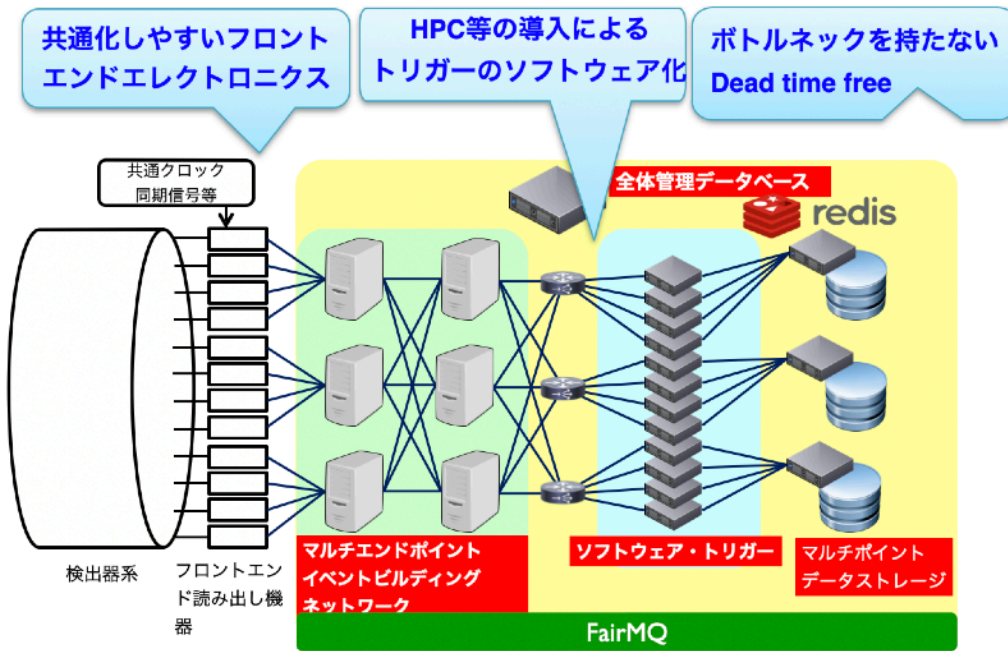


contents

- プロジェクトへの貢献
- 萌芽研究・技術開発
- 教育をベースとした共同開発と学際連携
- 国際連携・社会貢献等
- E-sysの人



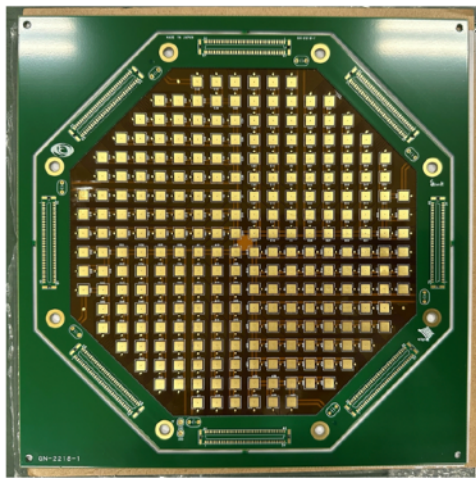
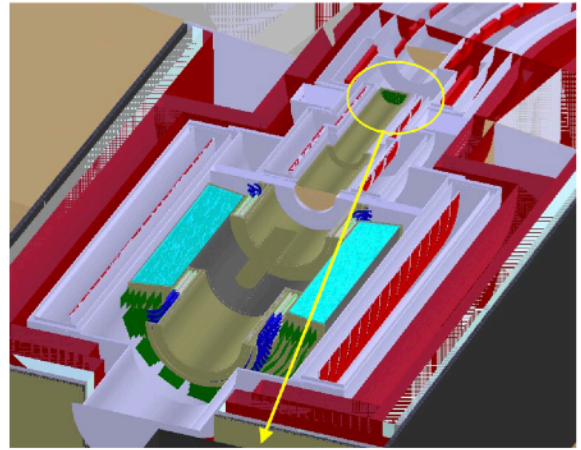
新たな現象や非常に稀な現象を捉えることを目標とする世界最先端の研究において、センサーや信号処理システム等の装置は世界に1つしか無いため自分自身で開発しなくてはなりません。エレクトロニクスシステムグループ(E-sys)では、このような世界に1点だけの実験装置のセンサーからシステムに至るまでを各実験グループと連携して開発し、それらをOpen-Itを通して知と技術の共有を行っています。今年度から測定器開発センターのE-sysとして花垣センター長のもとで活動を始めました。



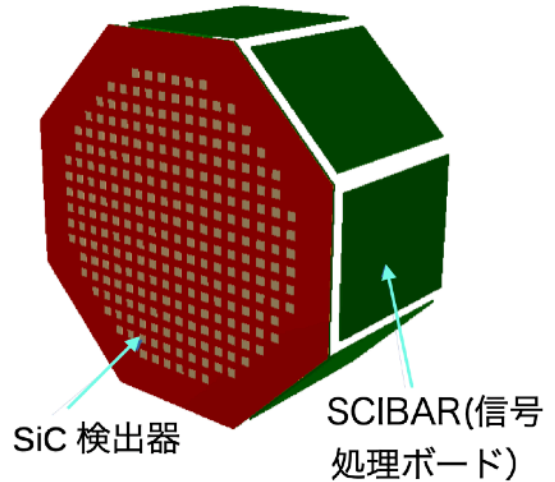
写真の説明：ストリーミングデータ収集システムのブロック図（左上）と阪大RCNP、理研等と共同で開発評価しているストリーミングデータ収集システムの写真（右下）。現在J-PARC実験への導入だけでなく、RCNP、理研、HIMAC等での実験で導入するために複数の研究機関と協力し、共通のデータ収集プラットフォームとして使用する事を目指している。この導入により、数千チャンネルから数十万チャンネルの検出器を使用する中小規模実験の開発要素を汎用化し、複数の実験グループ共同で開発維持を可能にするだけでなく、ハイパフォーマンスコンピューティング等の最新のコンピューティング技術を事象識別（ソフトウェアトリガー）に取り込み、より複雑な実験を少人数で遂行可能にする事で、実験アクティビティーをさらに活性化させることができる。

エレクトロニクスシステムグループ (E-sys)は、つくばキャンパス(E-sysつくば)と東海キャンパス(E-sys東海)の2カ所の研究開発教育拠点からなります。

E-sysつくばは半導体検出器および信号処理用エレクトロニクスの要素開発(集積回路開発、PCB:Printed Circuit Board開発)に関しE-sys東海と連携し研究開発を推進しています。技術特徴は半導体検出器・信号処理用エレクトロニクスの要素開発(集積回路・PCB)です。



写真の説明： Belle-II CDCアップグレード用集積回路評価セットアップ。



写真の説明： 時間測定回路用の出力信号（ディスクリ出力）とモニター用出力でみた検出器からの信号（アナログ信号）

プロジェクトへの貢献 E-sysつくば

現在つくばサイトでは、Laiさんを新スタッフに迎え、コライダー実験グループとの連携開発も推進しています。現在RAPIDを搭載した信号処理ボード RECBE Mk-IIを開発評価中ですが、今後コライダーエレクトロニクスフォーラムを中心として、将来のコライダー実験のための研究開発をATLASグループ、Belle-IIグループ等と共同で推進して行きます。

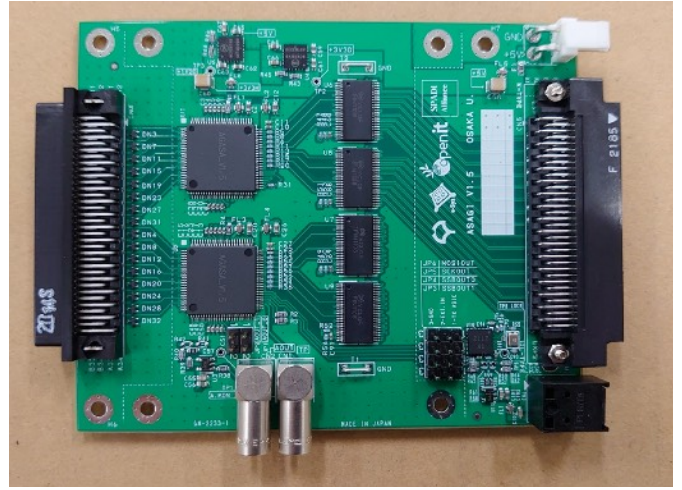
つくばサイトでは要素技術開発が主ですが、東海分室と協力してシステム開発も行なっています。右上の図はCOMET実験用ミュオンモニターで、200チャンネルを超えるシリコンカーバイト(SiC)検出器とその読み出しボードからなります。この開発は筑波大と共同で行っており、右下図のSCIBARボードに搭載された集積回路により、SiCからの信号を波形処理及びAD変換を行いデジタルデータを

長距離転送します。また左の写真はSiC検出器を実装するための基板で、中央部の金色のパッド一つ一つにSiC検出器を実装します。

この開発で大変だったのは、物質量を減らすこと、放射線耐性を確保することです。特にSiCが実装される基板は、物質量を減らすために通常の基板より薄くし、信号処理エレクトロニクスはビームライン上には置かない工夫をしました。そのため非常に狭い空間に信号処理ボードを入れることになり、部品選定と部品配置の最適化は当然のこと、200チャンネルを超える検出器と接続しつつ、クロストーク耐性及び雑音耐性を持たせるために高密度配線及び実装技術を駆使しプロトタイプを開発しました。

Esys東海では主にJ-PARC:現場で開発や改良が必要であることが多いデジタル技術を中心として研究開発を行いつつ、J-PARCセンター利用者が専門家と連携し研究開発を進めるため、共同利用実験室を設置し開発に必要な測定器などの機材も用意しており、毎日大学院生・若手研究者が利用しています。

技術特徴はASIC、FPGAに搭載するデジタル回路開発、10Gbpsを超える高速転送技術、データ収集システムの構築やデータ収集用プラットフォーム開発です。



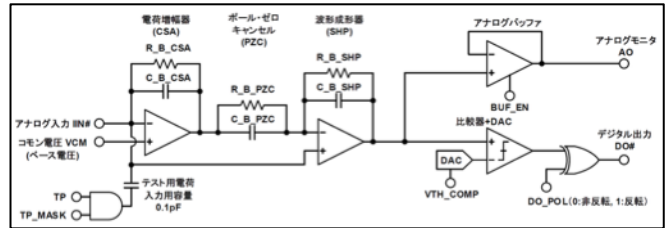
写真の説明：ワイヤチェンバ用ASDカード、ASAGIカードの写真。中央左よりの二つの集積回路がAGASAチップである。

プロジェクトへの貢献

E-sys東海

東海分室では、J-PARCで行われる実験で、共通に必要な要素技術やシステム技術の開発をしています。要素技術では、E-sysで開発したガス検出器用の汎用ASIC (AGASA) を応用した、J-PARCハドロン実験向けのワイヤチェンバ用ASDカード、ASAGIカードの開発が複数の実験グループと共同で進行中です。(右上写真)。1ボードに32チャンネル実装されており、時定数、ゲイン、閾値調整は可変で、外部からデジタル制御できる様になっています。この機能により、より多くの異なる検出器にも使用可能な特徴を持ちます。また汎用MPPC読み出しASIC (YAENAMI) を搭載した読み出し回路 (RAYRAW) も開発中で、32chのMPPCの波形読み出しとトリガー信号生成、MPPCのゲイン調整もデジタル制御可能です。このボードはJ-PARCのニュートリノ実験、ミューオン実験、およびハドロン実験に導入を予定しています。

データ収集システム開発に関しては、ソフトウェア的にイベント選別を行う次世代のStreaming DAQシステムを構築するため、Nest-DAQソフトウェアやトリガレスで連続に30 ps以下の精度で時刻測定が可能なTDC(Str-HR-TDC)を開発しました。このTDCは高速データ転送に対応するために10GbEのSiTCPであるSiTCPXGを採用しており、J-PARCハドロン実験で利用予定(右の写真)のほか、すでにRCNP



図の説明：AGASAチップの1チャンネル分のブロック図。プリアンプシェーパ、ディスクリミネーター及びアナログモニター用バッファからなり、種々の回路パラメータがデジタル制御可能で、多くのガス検出器等へ使用可能になっている。

のGrand Raiden ビーム試験用のDAQに組み込まれています。ハードトリガーを排除したことで、特殊なハードウェア実装が不要になるため、要素技術が汎用化でき、中小実験でも開発維持が容易になる特徴を持ちます。



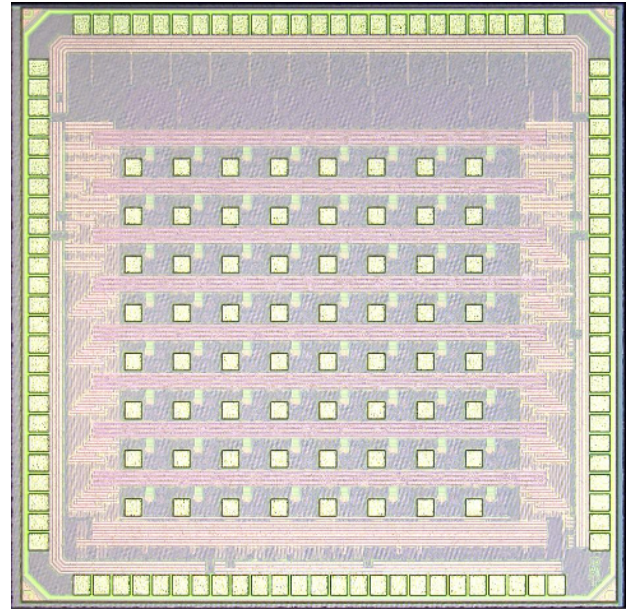
写真の説明：J-PARC E50 検出器のビーム試験用の測定器及びStreaming DAQシステムセットアップ

加速器の高強度・高輝度化のトレンドに
 そって計測装置の高耐環境性能・多チャ
 ンネル高集積・高機能化は更に必要に
 なってきています。そこで我々は長期的
 視点に立ち、加速器科学で使用する計測
 技術を先導するためセンサーを含む半導
 体デバイス開発、高集積、高機能、広帯
 域をキーワードとして、ピクセル検出器
 を含む低雑音フロントエンド、高密度実
 装、デジタイザ、ネットワーク分散デー
 タ処理システム開発などを行っています。

萌芽研究・技術開発

ガスピクセルセンサー開発

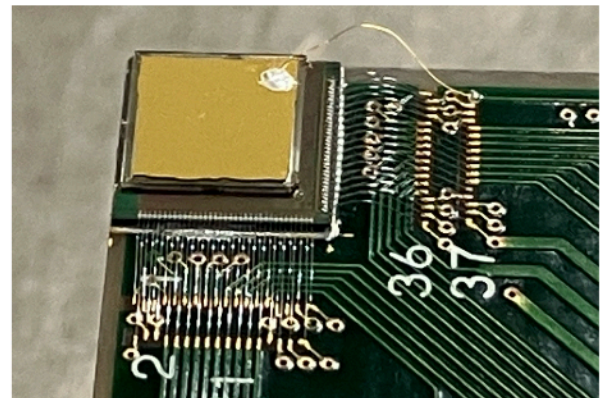
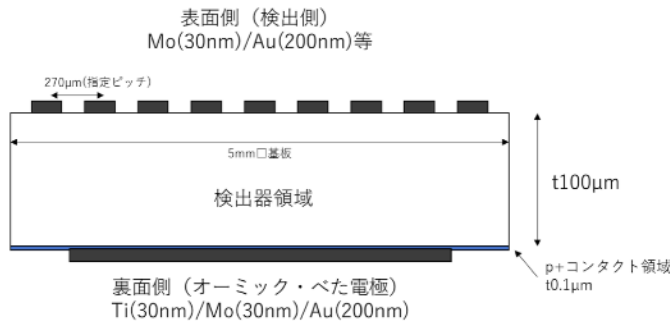
神戸大学と共同で、タイムプロジェクションチェンバー用ガスピクセルセンサーの開発を行なっています。このピクセルセンサーの特徴は、複数の飛跡が、同時に検出器に入った時でも全ての飛跡情報を取得できるというもので、世界でも初めての試みです。一つのピクセルサイズは $155\mu\text{m}$ 角で全てのピクセル内に10bit2.5MspsのADC及び16bitTOFカウンターと10bitTOTカウンターが4回路づつ搭載されています。（右上の写真）現在はエレクトロニクスの評価を行なっていますが、次の段階でこの集積回路とインターポザーを利用した電極パッドを組み合わせて、ガスピクセルタイムプロジェクションチェンバーを開発する予定です。



写真の説明：ガスピクセルタイムプロジェクションチェンバー信号処理用集積回路(Qpix-NEO)の写真。1ピクセルのサイズは $155\mu\text{m}$ 角でCMOS65nmプロセスを使用している。

ダイヤモンドピクセルセンサー開発

ダイヤモンドはシリコンを凌ぐ性質を持つ、究極の耐環境性能を有する半導体です。我々は産業技術総合研究所と連携しダイヤモンド検出器の開発を行なってきました。実は日本はダイヤモンドプロセス研究の最先端を走っているため、この環境を有効に使わない手はありません。そこでシリコンカーバイトピクセル検出器（前回の報告）に続きダイヤモンドでもピクセル検出器を開発しました。（下図を参照）これから評価を行ない、改良を重ねて実験に使用可能な高耐環境性能を持つピクセル検出器として世の中に送り出していく予定です。



写真の説明：左の図は、ダイヤモンドピクセル検出器の断面図で検出器構造はピクセル側はショットキーダイオード、基板電極側はオーミック接続になっている。右の図は開発したダイヤモンドピクセル検出器を読み出し集積回路へフリップチップボンディング実装を行ったところ。写真で見えている金色の部分がオーミック電極である。ダイヤモンドは透明なので斜めから見ると集積回路の表面が見える。



Open source consortium of Instrumentation

複数の機関と連携しエキスパートとのコラボレーションネットワーク"Open-It"、コライダーエレクトロニクスフォーラム、SPADI-Allianceを通して教育活動、プロジェクト推進を通じたコミュニティ全体への積極的な寄与を行っています。

教育・OJTと 研究開発連携 について

Open-Itは「教育」と「連携」をキーワードにした、1) 教育プログラム、2) 連携開発プログラム、3) 交流プログラムの3つを中心に活動しており、これらの活動は以下のように相互に連携しています。

- 1) 初学者向けの計測技術教育。
 - 2) 上記の次のステップの共同研究開発。
 - 3) 情報交換、交流の場として研究会。
- 具体的には、以下のようになります。
今年度の各参加者はそれぞれ計測と制御参加者99名、ASICトレーニングコース参加者46名、FPGAトレーニングコースをNIFSにおいて/9/21 - 22に、また、KEKにおいて11/28 -29に開講した。参加者合計35名。中級コースも開校した。DAQトレーニングコース3名。

詳細は<http://openit.kek.jp>参照

現在コライダーエレクトロニクスフォーラムでは、タスクフォースとして、高性能FPGAとAI技術を用いた高機能高速トリガー生成技術開発と40GHzを超える高速転

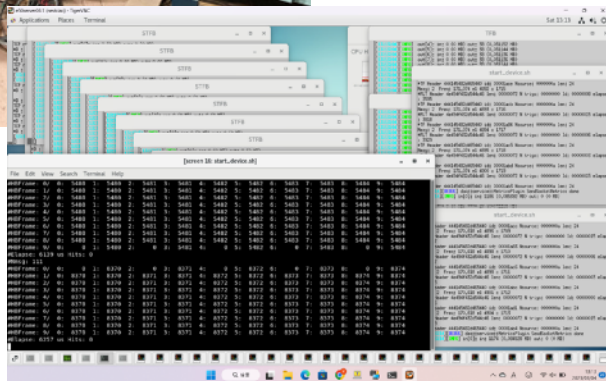
送技術の開発を推進するために、ATLAS、Bell-II及び関係大学と連携して活動を行っています。(https://kds.kek.jp/category/2369/)

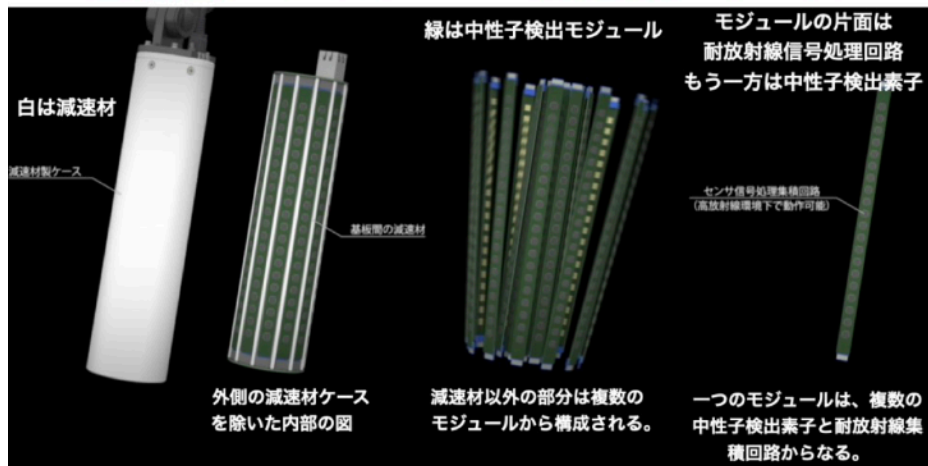
SPADI-Alliance (SPADI-A)はDAQシステムの共通化・標準化を掲げ原子核分野を中心として立ち上がったアライアンスである。素核研E-sysはその運営において、阪大RCNP データ収集基盤室、理研RNC 情報処理チーム、東大CNS、東北大ELPHとともに中核を担っており、7つのワーキンググループ (WG) を設置して、それぞれの目的とする開発研究を行っています。このうちWG1とWG3のグループリーダーをE-sys本多と五十嵐が務めており、表紙でも述べたStreamingDAQ開発において中心的な役割を果たしています。現在、この成果はJ-PARCのみでなくRCNP Grand RaidenにおいてStreaming DAQシステムのビーム試験を行い実験は成功しました。現在RCNPのビームラインではトリガレス

に連続的に時刻を記録し、ソフトウェアでコインシデンストリガーを生成するDAQシステムの導入を進めています。



写真の説明：RCNP Grand RaidenスペクトロメータとStreaming DAQモニタリング画面の写真。現在RCNPでは実際のビームを使用し試験が行われ、今後は他の施設や実験でも使用できる様に順次アクティビティを拡大していく予定である。



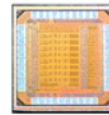


学際・産学等連携による研究開発

量子コンピューター技術

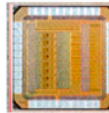
2022年10月よりムーンショット型研究開発として”100万ビットを超える量子コンピュータ実現のための誤り耐性汎用量子コンピュータの実現を目指すムーンショット目標6の研究開発プロジェクト「スケーラブルな高集積量子誤り訂正システムの開発」に参画し、極低温（4K）で動作するADCの開発に着手した。<https://www.greenlab.kit.ac.jp/qubecs/index.html>

高信号対雑音比信号処理集積回路 (Nuk-CSA)



Nu-K CSA	
Type	charge sensitive
Peaking time	50nsec($t_r=100nsec$)
Noise	-1500e @Cdet=5pF
S/N	-350@Cdet=5pF

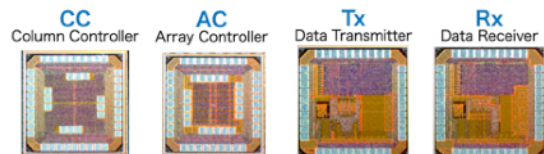
高速応答信号処理集積回路 (Nuk-TIA)



Nu-K TIA	
Type	current sensitive
Peaking time	<2nsec@Cdet=5pF
Noise	0.3uA@Cdet=5pF
S/N	40@Cdet=5pF

検出器データ収集・制御用集積回路

デジタルデータ長距離高速転送集積回路

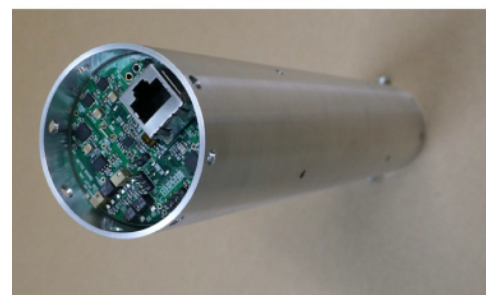
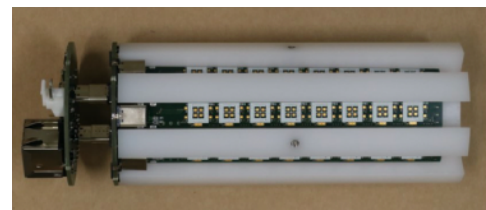


耐放射線測定装置開発

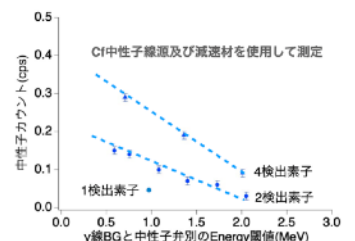
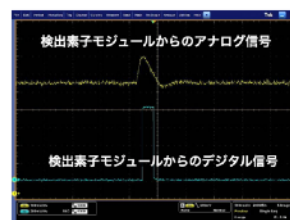
3年前に立ち上がったプロジェクト「遮蔽不要な臨界近接監視システム用 ダイヤモンド中性子検出器の要素技術開発」が終了しました。この研究開発は英知を結集した原子力科学技術・人材育成推進事業のサポートを受けて行われたもので、目指したものは福島廃炉を加速させるために、未臨界モニターの重要な要素である、中性子検出器の要素技術を確立するというものです。

原子炉の中の環境は過酷で、 γ 線のバックグラウンドの中から中性子信号を検出することが必要で、要求性能は1kGy/hの γ 線バックグラウンドで中性子感度数count/nvを満たす検出器の開発です。また γ 線の遮蔽を減らし軽量にすることも求められています。

そこで我々は耐環境性能を有するダイヤモンド検出器と中性子コンバータを使用し中性子を検出し、検出器の信号処理用耐放射線集積回路を開発しました。目標の中性子感度を達成するためには数千チャンネルのダイヤモンド検出器を実装し信号処理を行う必要があるため集積回路の開発は必須です。



上の図は、核燃料棒に入る様に設計された中性子検出器の概念図。右中段はこのプロジェクトで開発された6種類の耐放射線集積回路とその特徴。その下は概念図に基づいて開発された中性子検出器。その下は1チャンネル検出器からの出力信号のオシロスコープの写真と実際に中性子源を使用し中性子を測定したデータで、中性子検出器の個数を増やすと比例して中性子カウントが増加する様子が見えており、我々の目標とした性能が確認できた。



Lai Yun-Tsung

最先端の測定を目指す デジタル技術を用い世界



●Lai Yun-Tsung……E-sysの人

私は今までBelle-II実験で物理解析とデータ収集システムの開発、特にフィールドプログラマブルゲートアレイ（FPGA）を使用した高度なトリガーシステムのデザインから運用を行ってきました。

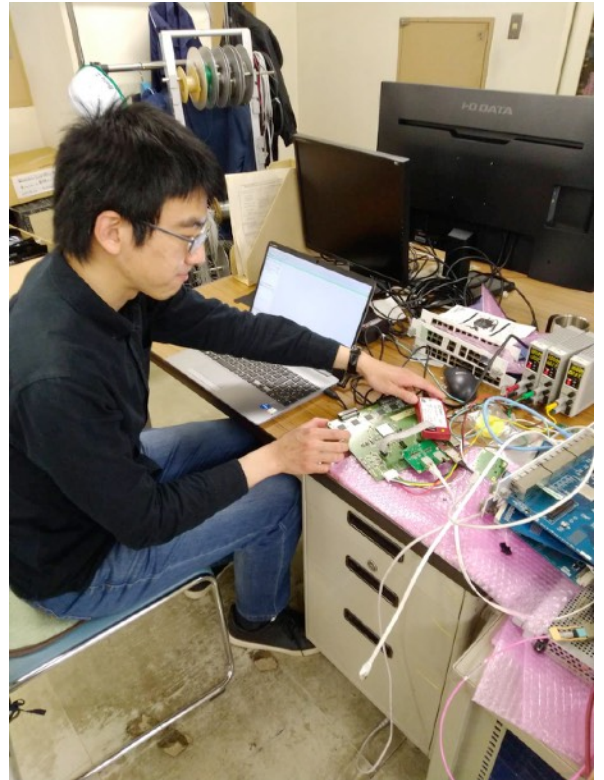
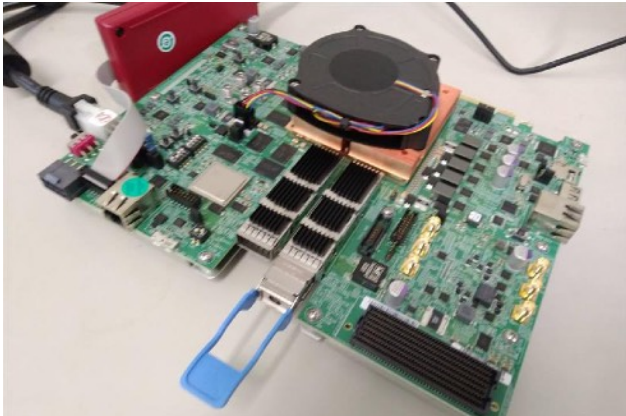
現在、産業用途デジタル技術は急速に進歩してきており、我々はそれらを使いこなしつつ最先端の研究を行う必要があります。特にこの分野はハードウェアとソフトウェアの境界が曖昧になってきており、幅広い知識を得つつ、ダイナミックに変化する技術のうちの何が我々に必要なのかを見極め瞬時に応用する力が実験物理学者に求められるため、研究開発の日々を、母国台湾から離れた異国の地で楽しんでいます。

私は昨年秋に着任し、コライダー実験用FPGA開発だけでなく、集積回路開発等を初めて行ないE-sysのメンバーとして活躍できるフィールドを広げつつあり、コライダーエレクト

ロニクスフォーラムの世話人としても、日本のコライダー実験グループの更なるアクティビティ向上を目指し活動していく予定です。

現在の興味は数百Gbpsを達成するデジタルデータ高速リンク、高機能FPGAを利用した高レベルトリガー、デジタルアシステッドセンサーネットワークを実現するための耐放射線FPGAです。

高エネルギー加速器実験は多量のデータを転送する高速のデータ転送技術と、送られてきたデータを瞬時に選別可能な測定システムが、ますます必要になります。この流れの中で私が現在まで培ってきた高エネルギー実験の知識とデジタル技術を駆使し貢献していくつもりです。機構内で見かけたらぜひ気軽に声をかけてください。



内之八重 広宣

自動設計を目指して 高機能集積回路の



●内之八重 広宣……E-sysの人

私は特定用途向け集積回路(ASIC)の開発とその開発設計環境の構築/管理/自動化や効率化に携わっています。

ASICの開発には高性能のサーバと、それで稼働するCADツールを使用することが必須で、その日々のメンテナンス(アップデート、障害時の保守)運営は欠かせないものとなっています。着任した後各サーバ群の機能を統合し、利用容量を約2.2倍、CPUリソースを約3倍、管理効率を6倍に上昇させるなど、大幅な効率化を達成しつつ、ASICのレイアウト設計やシャトルサービスの取りまとめ等を行い、耐放射線特性測定用のトランジスタTEGや高速トランスインピーダンスアンプ、ダイヤモンド中性子検出器の読み出し用回路の設計に従事しました。

現在は高効率化の一旦として、回路設計の自動化を進めています。SKILL言語と呼ばれるCAD設計用のプログラミング言

語を用いて回路を設計し、このプログラムを走らせるだけで完成品が出来上がるという仕組みを作っています。この自動化プログラムの狙いは大きく分けて2つあります。

1つ目は設計経験に乏しい初心者であっても簡単に回路設計を行えるようにするというもので、設計の大半はプログラムが行ってくれるため、誰でも簡単に設計を行うことが出来るようになります。また、こうして自動生成した設計データを使うことで基本的な設計の方法や構造を理解し、学習する補助になることを期待しています。

2つ目は設計経験が十分ある設計者の不必要な手間を削減し、設計にかかる時間を短縮するというものです。一般的に集積回路というのは多数の小さな回路の組み合わせからできており、回路全体が先進的で新規性のあるものであったとしても、そのごく一部分を取り出せば基礎的な回路であるということが少なくありません。そのような場合に、目的に沿った小回路を毎回作るというのは非効率的です。しかし過去に同じ回路を使ったことがあるとしても、ASICごとに要求される細かな性能は異なる場合が多く、そう簡単には使い回すことができません。このような基本的な回路を自動で設計する事により、設計を効率化し開発サイクルを向上させることを目標としています。

